

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2001-023805

(43)Date of publication of application : 26.01.2001

(51)Int.CI.

H01C 7/10  
F27D 7/06

(21)Application number : 11-195610

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 09.07.1999

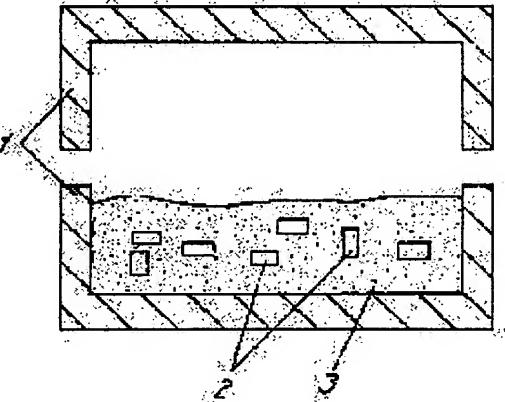
(72)Inventor : ONOMI TADASHI  
NIWA HIROSHI  
TOKUNAGA HIDEAKI  
SASAKI YASUHIKO  
KATO ATSUSHI

## (54) MANUFACTURE OF VARISTOR

## (57)Abstract:

**PROBLEM TO BE SOLVED:** To improve solderability by suppressing adhesion of silicon compound on electrodes on the outer surface of a varistor by blending the varistor device mainly containing zinc oxide and having electrodes on its outer surface and silicon powder and by heat-treating the blend in a gas flow.

**SOLUTION:** A varistor device 2 and SiO<sub>2</sub> powder as Si powder are put into a cylindrical alumina porcelain container 1 having gas ventilating openings, are blended and are heat-treated at 900° C for 2 hours. After forming specimens by a gas flow, the varistor device 2 and the Si powder 3 are separated and the varistor device 2 is barrel polished by using SiC and Zr balls. After that, the varistor device 2 is coated with electrolytic Ni plating and electrolytic solder plating in sequence. When the gas flow is performed during the heat treatment operation at a flow speed of 5 mm/min. or higher, forming of Bi atmosphere is suppressed, grain boundary of the varistor is prevented from being reduced and solderability failures can be reduced.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision]

\* NOTICES \*

**Japan Patent Office is not responsible for any  
damages caused by the use of this translation.**

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

CLAIMS

---

[Claim(s)]

[Claim 1] The manufacture method of the varistor which an outside surface is made to mix the varistor element and Si powder which make a principal component ZnO which has an electrode, and is made to heat-treat in a gas flow.

[Claim 2] The manufacture method of a varistor according to claim 1 that the oxygen tension of the gas which carries out a gas flow is 10% or more.

[Claim 3] The manufacture method of a varistor according to claim 2 that the rate of flow of the gas which carries out a gas flow is above by 5mm/.

---

[Translation done.]

## \* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

---

## DETAILED DESCRIPTION

---

### [Detailed Description of the Invention]

[0001]

[The technical field to which invention belongs] this invention relates to the manufacture method of the varistor which makes ZnO a principal component.

[0002]

[Description of the Prior Art] In order to perform electrolysis plating to the varistor which makes ZnO a principal component, the method of performing glass coating on a front face conventionally, and forming a varistor front face into high resistance was used. However, it was difficult to form a uniform coating film by the method of forming into high resistance by glass coating.

[0003] The method of forming a high resistance reaction film by the reaction of a varistor element and Si is proposed by on the other hand mixing and heat-treating a varistor element and Si powder as the method of forming the front face of a varistor element into high resistance uniformly (refer to JP,10-70012,A).

[0004]

[Problem(s) to be Solved by the Invention] However, by the above-mentioned conventional method, in heat treatment process, Bi dispersed from the interior of a varistor element, the compound of Si and Bi adhered on the electrode of the outside surface of a varistor element, and since a plating coat was not formed in the portion for the reason, it had the trouble that soldering nature became bad.

[0005] this invention solves the conventional trouble, and it suppresses that Si compound adheres on the electrode of the outside surface of a varistor element in heat treatment process, and aims at offering the manufacture method of the good varistor of soldering nature.

[0006]

[Means for Solving the Problem] In order to attain the aforementioned purpose, this invention can make soldering nature good by making an outside surface mix the varistor element and Si powder which make a principal component ZnO which has an electrode, heat-treating in a gas flow, suppressing Bi atmosphere at the time of heat treatment according to this method, and preventing adhesion of Si compound to an electrode top.

[0007]

[Embodiments of the Invention] Invention of this invention according to claim 1 is the manufacture method of the varistor which an outside surface is made to mix the varistor element and Si powder which make a principal component ZnO which has an electrode, and is made to heat-treat in a gas flow. Bi atmosphere and a bird clapper will be suppressed by carrying out a gas flow. Since generation of the compound of Bi and Si is suppressed, adhesion of the compound to the electrode top of the outside surface of a varistor element can be prevented, and since a plating coat is formed uniformly, it has operation that the good varistor of soldering nature can be offered.

[0008] Invention of this invention according to claim 2 is the manufacture method of the varistor according to claim 1 which makes the oxygen tension of the gas which carries out a gas flow 10% or more, and has operation that degradation of the varistor property in heat treatment can be prevented, by controlling oxygen tension.

[0009] By invention of this invention according to claim 3 being the manufacture method of the varistor according to claim 2 which considers the rate of flow of the gas which carries out a gas flow as a part for 5mm/, and making quick the rate of flow of the gas under heat treatment Since Bi atmosphere will be suppressed further and generation of the compound of Bi and Si is suppressed, adhesion of the compound to the electrode top of the outside surface of a varistor element can be prevented, and since a plating coat is formed uniformly, it has operation that the good varistor of soldering nature can be offered.

[0010] Hereafter, it explains, referring to a drawing about the gestalt of 1 operation of this invention.

[0011] Drawing 1 is the cross section showing the gestalt of 1 operation of this invention. As for an alumina-ceramics

container and 2, in drawing 1, 1 is [ a varistor element and 3 ] Si powder.

[0012] First, a binder, a plasticizer, and the organic solvent were added to the varistor raw material which consists 0.5-mol% and Co 3O4 in a ZnO principal component and Bi 2O3, and consists 0.5-mol% and Sb 2O3 of 1.0-mol% in 0.5-mol% and MnO2, the ball mill performed preferential grinding for 48 hours, and the slurry was created. Sheet fabrication was performed for this slurry by the doctor blade method, and the green sheet was created.

[0013] Next, it cut in the predetermined configuration so that a printing laminating might be repeated to this green sheet and an internal electrode might be pulled out after pressurization in Pt paste as an internal electrode at an end face, and the green chip was obtained. After putting this green chip into the alumina-ceramics container and removing a binder, baking was performed at 1150 degrees C for 2 hours, and the varistor element was obtained.

[0014] Ag paste was applied to the ends side where the internal electrode has exposed the obtained varistor element after performing barrel finishing using SiC and Zr ball as a terminal electrode, baking processing was performed at 600 degrees C, and the electrode was formed in the outside surface of a varistor element.

[0015] Next, as shown in drawing 1, SiO2 powder was put into the alumina-ceramics container 1 of a cylindrical shape with the bleeder of gas as the varistor element 2 and Si powder 3, and it mixed, and heat treatment was performed as heat treatment for 900-degree-C 2 hours.

[0016] When performing this heat treatment, the gas flow was performed on the conditions shown in (Table 1), and each sample was produced. Then, a varistor element and Si powder were separated, and after performing barrel finishing for a varistor element using SiC and Zr ball, the plating coat was formed by performing electrolysis nickel plating and electrolysis solder plating in the order.

[0017] Thus, evaluation of soldering nature and a varistor property was performed about each obtained varistor element. After dipping the soldering sex test into a 235-degree C eutectic-solder tub rosin 25%, using ethanol 75% mixture as flux, what is covered with the solder with 90 new% or more of an electrode was used as the excellent article, the percent defective was evaluated, and the result was shown in (Table 1). On the other hand, the voltage nonlinear coefficient (alpha) was computed using the following formula 1, and the varistor property was shown in (Table 1), after measuring the voltage at reference current when passing each current of 1mA and 100microA.

[0018] (Formula 1)

$$\alpha = (\log I_1 - \log I_2) / (\log V_1 - \log V_2)$$

However, I1= 1mA I2= 100microA V1 and V2 are the voltage values in I1 and I2.

[0019]

[Table 1]

試料 番号	フローガス			酸素 分圧 (%)	ガス 流速 (ml/分)	はんだ付け 不良率 (%)	電圧非直 線係数 $\alpha$
	酸素	窒素	大気				
1*	従来例ガスなし					89	41
2	100	なし	なし	100	10	0	50
3*	なし	100	なし	0	10	めっき流れ多発 (はんだ付け評価不可)	8
4	なし	なし	100	21	10	0	44
5*	5	95	なし	5	10	0	18
6	10	90	なし	10	10	0	40
7	50	50	なし	50	10	0	47
8*	なし	なし	100	21	3	32	41
9	なし	なし	100	21	5	3	43
10	なし	なし	100	21	20	0	44

\*は本発明の請求範囲外である。

[0020] When a gas flow is carried out to the heat treatment process of this invention from (Table 1) so that clearly, poor soldering nature can be reduced. On the other hand, when the conventional example does not carry out a gas flow, it turns out that poor soldering increases. Furthermore, in being later than a part for 5mm/, poor soldering nature increases the rate of flow of the gas which carries out a gas flow, and it turns out that the above is [ 5mm ] desirable by /. Moreover, by making the oxygen tension of the gas which carries out a gas flow 10% or more, degradation of a varistor property can be prevented, and when fewer than 10%, a voltage nonlinear coefficient (alpha) falls.

[0021] In the case of the conventional example, Bi in a varistor element disperses in heat treatment process, the inside

of a container serves as Bi atmosphere, and this makes  $\text{SiO}_2$  and a compound, adheres on an electrode, and is considered for checking formation of a plating coat. This is given, according to the method of this invention, the inside of the alumina-ceramics container 1 can suppress Bi atmosphere and a bird clapper by carrying out a gas flow during heat treatment, and it is thought that poor soldering nature has been reduced. Moreover, since it can prevent that the grain boundary of a varistor is returned during heat treatment by making the oxygen tension of gas into 10% or more, it is thought that degradation of a varistor property has been suppressed.

[0022] When a gas flow is performed by the above rate of flow by 5mm/during heat treatment from the above thing, it turns out that soldering nature can be made good. Moreover, it became clear that it is required to make the oxygen tension of the gas which carries out a gas flow 10% or more.

[0023] In addition, with the gestalt of this operation, although heat-treated in the state of gentle placement, a more uniform reaction is made by processing rotation etc.

[0024]

[Effect of the Invention] It becomes possible to offer above the method of producing the varistor which was excellent in soldering nature by making an outside surface mixing the varistor element and Si powder which make a principal component  $\text{ZnO}$  which has an electrode, and making it heat-treating in a gas flow according to this invention.

---

[Translation done.]

\* NOTICES \*

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. \*\*\*\* shows the word which can not be translated.
3. In the drawings, any words are not translated.

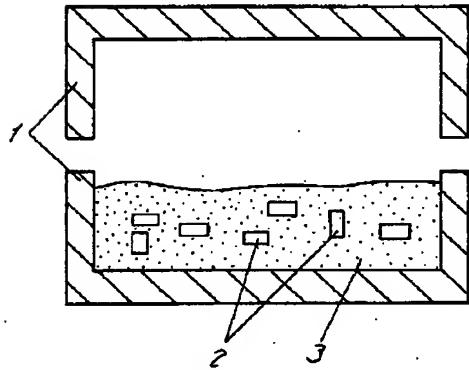
---

DRAWINGS

---

[Drawing 1]

1 アルミニウム電極  
2 パリスター粒子  
3 Si 粉末



---

[Translation done.]

(19)日本国特許庁(JP)

(12)公開特許公報 (A)

(11)特許出願公開番号

特開2001-23805

(P2001-23805A)

(43)公開日 平成13年1月26日(2001.1.26)

(51)Int.C1.<sup>7</sup>

H01C 7/10  
F27D 7/06

識別記号

F I

H01C 7/10  
F27D 7/06

テ-マコ-ト(参考)

4K063  
Z 5E034

審査請求 未請求 請求項の数3

OL

(全4頁)

(21)出願番号 特願平11-195610

(71)出願人 000005821

(22)出願日 平成11年7月9日(1999.7.9)

松下電器産業株式会社  
大阪府門真市大字門真1006番地

(72)発明者 小野美忠  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 丹羽洋  
大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(74)代理人 100097445  
弁理士 岩橋文雄(外2名)

最終頁に続く

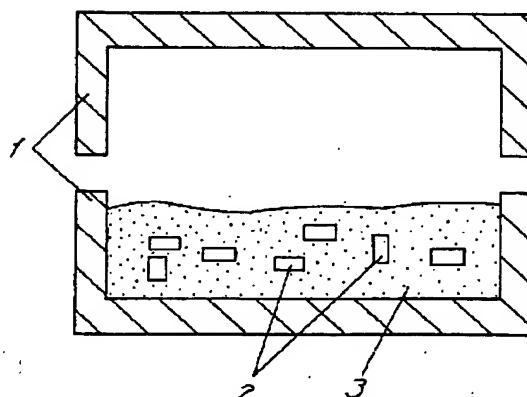
(54)【発明の名称】バリスタの製造方法

(57)【要約】

【課題】 はんだ付け性に優れたZnOを主成分とする  
バリスタを提供することを目的とする。

【解決手段】 アルミナ磁器容器1の中にZnOを主成  
分とするバリスタ素子2とSi粉末3を入れ、ガスフロ  
ー中で熱処理する。

1 アルミナ磁器容器  
2 バリスタ素子  
3 Si粉末



## 【特許請求の範囲】

【請求項1】外表面に電極を有するZnOを主成分とするバリスタ素子とSi粉末を混合させガスフロー中で熱処理させるバリスタの製造方法。

【請求項2】ガスフローするガスの酸素分圧が10%以上である請求項1に記載のバリスタの製造方法。

【請求項3】ガスフローするガスの流速が5mm/分以上である請求項2に記載のバリスタの製造方法。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】本発明はZnOを主成分とするバリスタの製造方法に関するものである。

## 【0002】

【従来の技術】ZnOを主成分とするバリスタに電解めつきを行うために従来は、表面にガラスコーティングを行いバリスタ表面を高抵抗化する方法が用いられていた。しかし、ガラスコーティングにより高抵抗化する方法では、均一なコーティング膜を形成することが困難であった。

【0003】一方、バリスタ素子の表面を均一に高抵抗化する方法として、バリスタ素子とSi粉末を混合し、熱処理することによりバリスタ素子とSiの反応により高抵抗反応膜を形成する方法が提案されている（特開平10-70012号公報参照）。

## 【0004】

【発明が解決しようとする課題】しかしながら上記の従来の方法では、熱処理過程においてバリスタ素子の内部からBiが飛散し、バリスタ素子の外表面の電極上にSiとBiの化合物が付着し、そのためにその部分にはめつき被膜が形成されないためはんだ付け性が悪くなるという問題点を有していた。

【0005】本発明は従来の問題点を解決するもので、熱処理過程においてバリスタ素子の外表面の電極上にSi化合物が付着することを抑制し、はんだ付け性の良いバリスタの製造方法を提供することを目的とするものである。

## 【0006】

【課題を解決するための手段】前記目的を達成するため本発明は、外表面に電極を有するZnOを主成分とするバリスタ素子とSi粉末を混合させガスフロー中で熱処理するものであり、この方法によれば熱処理時のBi雾囲気を抑制することとなり、電極上へのSi化合物の付着を防止することにより、はんだ付け性を良好にすることができる。

## 【0007】

【発明の実施の形態】本発明の請求項1に記載の発明は、外表面に電極を有するZnOを主成分とするバリスタ素子とSi粉末を混合させガスフロー中で熱処理するバリスタの製造方法であり、ガスフローすることによりBi雾囲気となることを抑制することとなり、Biと

Siの化合物の生成が抑制されるためバリスタ素子の外表面の電極上への化合物の付着を防ぐことができ、めつき被膜が均一に形成されるためはんだ付け性の良いバリスタを提供できるという作用を有するものである。

【0008】本発明の請求項2に記載の発明は、ガスフローするガスの酸素分圧を10%以上とする請求項1に記載のバリスタの製造方法であり、酸素分圧を制御することにより、熱処理におけるバリスタ特性の劣化を防ぐことができるという作用を有するものである。

【0009】本発明の請求項3に記載の発明は、ガスフローするガスの流速を5mm/分とする請求項2に記載のバリスタの製造方法であり、熱処理中のガスの流速を速くすることにより、Bi雾囲気を更に抑制することとなり、BiとSiの化合物の生成が抑制されるためバリスタ素子の外表面の電極上への化合物の付着を防ぐことができ、めつき被膜が均一に形成されるためはんだ付け性の良いバリスタを提供できるという作用を有するものである。

【0010】以下、本発明の一実施の形態について図面を参照しながら説明する。

【0011】図1は本発明の一実施の形態を示す断面図である。図1において1はアルミナ磁器容器、2はバリスタ素子、3はSi粉末である。

【0012】先ず、ZnO主成分とBi<sub>2</sub>O<sub>3</sub>を0.5mol%、Co<sub>3</sub>O<sub>4</sub>を0.5mol%、MnO<sub>2</sub>を0.5mol%、Sb<sub>2</sub>O<sub>3</sub>を1.0mol%からなるバリスタ原料にバインダ、可塑剤及び有機溶剤を加え、ボールミルで48時間混合粉碎を行いスラリーを作成した。このスラリーをドクターブレード法によりシート成形を行いグリーンシートを作成した。

【0013】次にこのグリーンシートに内部電極としてPtペーストを印刷積層を繰り返し加圧後、内部電極が端面に引き出されるように所定の形状に切断し、グリーンチップを得た。このグリーンチップをアルミナ磁器容器に入れバインダを除去した後1150℃で2時間焼成を行いバリスタ素子を得た。

【0014】得られたバリスタ素子をSiCとZrボールを用いてバレル研磨を行った後に内部電極が露出している両端面に端子電極としてAgペーストを塗布し、600℃で焼き付け処理を行いバリスタ素子の外表面に電極を形成した。

【0015】次に図1に示すようにガスの通気口のある円筒形のアルミナ磁器容器1にバリスタ素子2とSi粉末3としてSiO<sub>2</sub>粉末を入れ混合し、熱処理として900℃2時間熱処理を行った。

【0016】この熱処理を行う際に（表1）に示す条件下ガスフローを行いそれぞれの試料を作製した。その後、バリスタ素子とSi粉末を分離し、バリスタ素子をSiCとZrボールを用いバレル研磨を行った後電解Niめつきと電解はんだめつきをその順で行うことにより

めっき被膜を形成した。

【0017】このようにして得られたそれぞれのバリスタ素子についてははんだ付け性及びバリスタ特性の評価を行った。はんだ付け性試験は、ブラックスとしてロジン25%、エタノール75%の混合物を用い、235°Cの共晶はんだ槽にディップした後、電極の90%以上が新しいはんだで覆われているものを良品とし、その不良率を評価し結果を(表1)に示した。一方、バリスタ特性については、1mA、100μAの各電流を流した時の

バリスタ電圧を測定した後、下記式1を用い電圧非直線係数(α)を算出し、(表1)に示した。

【0018】(式1)

$$\alpha = (\log I_1 - \log I_2) / (\log V_1 - \log V_2)$$

但し、 $I_1 = 1 \text{ mA}$ ,  $I_2 = 100 \mu\text{A}$

$V_1$ ,  $V_2$ は $I_1$ ,  $I_2$ における電圧値である。

【0019】

【表1】

試料 番号	フローガス			酸素 分圧 (%)	ガス 流速 (mm/分)	はんだ付け 不良率 (%)	電圧非直 線係数 $\alpha$
	酸素	空氣	大気				
1*	従来例ガスなし					83	41
2	100	なし	なし	100	10	0	50
3*	なし	100	なし	0	10	めっき流れ多発 (はんだ付け評価不可)	8
4	なし	なし	100	21	10	0	44
5*	5	95	なし	5	10	0	18
6	10	90	なし	10	10	0	40
7	50	50	なし	50	10	0	47
8*	なし	なし	100	21	3	32	41
9	なし	なし	100	21	5	3	43
10	なし	なし	100	21	20	0	44

\*は本発明の請求範囲外である。

【0020】(表1)から、明らかなように本発明の熱処理過程にガスフローを行った場合、はんだ付け性不良を低減することができる。一方、従来例のガスフローしない場合にははんだ付け不良が増加することが分かる。更にガスフローするガスの流速を5mm/分より遅い場合にははんだ付け性不良が増加し、5mm/分以上が望ましいことが分かる。また、ガスフローするガスの酸素分圧を10%以上にすることによりバリスタ特性の劣化を防ぐことができ、10%より少ない場合は電圧非直線係数(α)が低下する。

【0021】これは、従来例の場合熱処理過程にバリスタ素子内のBiが飛散し、容器内がBi霧囲気となり、SiO<sub>2</sub>と化合物を作り電極上に付着し、めっき被膜の形成を阻害するためと考えられる。これに付し、本発明の方法によれば熱処理中にガスフローすることによりアルミナ磁器容器1内がBi霧囲気となることを抑制することができ、はんだ付け性不良を低減できたものと考えられる。また、ガスの酸素分圧を10%以上とすることにより熱処理中にバリスタの粒界が還元されることを防止することができるためバリスタ特性の劣化を抑制できたものと考えられる。

【0022】以上のことから熱処理中に5mm/分以上の

流速でガスフローを行った場合、はんだ付け性を良好にすることができますが分かる。また、ガスフローするガスの酸素分圧を10%以上にすることが必要であることが明らかになった。

30 【0023】なお、本実施の形態では熱処理を静置状態で行ったが回転等の処理を行うことにより均一な反応ができる。

【0024】

【発明の効果】以上本発明によれば、外表面に電極を有するZnOを主成分とするバリスタ素子とSi粉末を混合させガスフロー中に熱処理させることにより、はんだ付け性に優れたバリスタを生産する方法を提供することが可能となる。

【図面の簡単な説明】

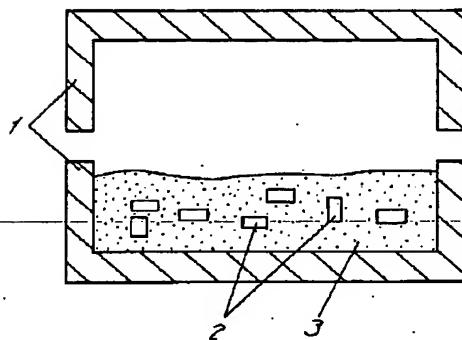
40 【図1】本発明のバリスタ素子とSi粉末をアルミナ磁器容器に入れた状態を示す断面図

【符号の説明】

- 1 アルミナ磁器容器
- 2 バリスタ素子
- 3 Si粉末

【図1】

1 アルミナ磁器容器  
2 パリスタ素子  
3 Si粉末



## フロントページの続き

(72)発明者 徳永 英晃

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 佐々木 保彦

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

(72)発明者 加藤 篤

大阪府門真市大字門真1006番地 松下電器  
産業株式会社内

Fターム(参考) 4K063 AA05 BA12 CA03 DA06 DA34

5E034 CB01 CC05 DA02 DB15 DB17  
DC01 DE12